

Rec'd PCT 04 MAR 2005

PCT/JP03/11209

日 本 国 特 許 庁
JAPAN PATENT OFFICE

02.09.03

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日
Date of Application: 2002年 9月 4日

出 願 番 号
Application Number: 特願2002-259309
[ST. 10/C]: [JP2002-259309]

出 願 人
Applicant(s): 日本電気株式会社

REC'D 30 OCT 2003

WIPO PCT

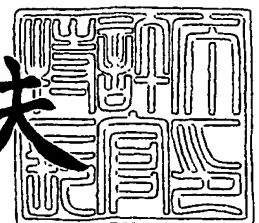
PRIORITY
DOCUMENT

SUBMITTED OR TRANSMITTED IN
COMPLIANCE WITH RULE 17.1(a) OR (b)

2003年10月16日

特許庁長官
Commissioner,
Japan Patent Office

今 井 康 夫



【書類名】 特許願

【整理番号】 35600237

【提出日】 平成14年 9月 4日

【あて先】 特許庁 長官殿

【国際特許分類】 H01G 4/35

【発明者】

【住所又は居所】 東京都港区芝五丁目7番1号 日本電気株式会社内

【氏名】 遠矢 弘和

【発明者】

【住所又は居所】 東京都港区芝五丁目7番1号 日本電気株式会社内

【氏名】 増田 幸一郎

【発明者】

【住所又は居所】 東京都港区芝五丁目7番1号 日本電気株式会社内

【氏名】 清水 秀樹

【特許出願人】

【識別番号】 000004237

【氏名又は名称】 日本電気株式会社

【代理人】

【識別番号】 100105511

【弁理士】

【氏名又は名称】 鈴木 康夫

【選任した代理人】

【識別番号】 100109771

【弁理士】

【氏名又は名称】 臼田 保伸

【手数料の表示】

【予納台帳番号】 055457

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9711687

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 シールドストリップ線路型素子

【特許請求の範囲】

【請求項 1】 電流が流れる方向に直交する断面の形状が前記電流方向において実質的に一定である弁作用を有する金属と、この弁作用を有する金属の表面に形成された誘電体酸化皮膜と、この誘電体酸化皮膜を挟んで前記弁作用を有する金属の周囲を囲むように設けられた導電性物質の層とを有し、電子機器の電源分配回路内に配線されていることを特徴とするシールドストリップ線路型素子。

【請求項 2】 印刷配線基板または半導体パッケージにおいて電源分配配線の一部の電流容量を増大するために使用されるバスバーの機能を兼ねて配線されていることを特徴とする請求項 1 に記載のシールドストリップ線路型素子。

【請求項 3】 前記弁作用を有する金属は、その断面の形状が矩形であることを特徴とする請求項 1 または 2 に記載のシールドストリップ線路型素子。

【請求項 4】 前記弁作用を有する金属は、その断面の形状が楕円形であることを特徴とする請求項 1 または 2 に記載のシールドストリップ線路型素子。

【請求項 5】 前記弁作用を有する金属は、その断面の形状が輪形であることを特徴とする請求項 1 または 2 に記載のシールドストリップ線路型素子。

【請求項 6】 前記弁作用を有する金属は、平板あるいは箔として形成されていることを特徴とする請求項 1 または 2 に記載のシールドストリップ線路型素子。

【請求項 7】 前記弁作用を有する金属は、その両端部近傍で、主面から同一方向に、屈曲または湾曲していることを特徴とする請求項 1 乃至 6 のいずれかに記載のシールドストリップ線路型素子。

【請求項 8】 前記弁作用を有する金属は、エッチングによってその表面積が拡大されていることを特徴とする請求項 1 乃至 7 のいずれかに記載のシールドストリップ線路型素子。

【請求項 9】 前記弁作用を有する金属は、その断面の横幅寸法に比べて長さが 4 倍以上であることを特徴とする請求項 1 乃至 8 のいずれかに記載のシールドストリップ線路型素子。

【請求項 10】 前記弁作用を有する金属には、その長さ方向の両端部に、印刷配線基板のスルーホールに実装する形状を為す 1 対の第 1 の電極引き出し端子が設けられ、前記導電性物質の層の異なる位置に、印刷配線基板のスルーホールに実装する形状を為す 1 対の第 2 の電極引き出し端子が設けられていることを特徴とする請求項 1 乃至 9 のいずれかに記載のシールドストリップ線路型素子。

【請求項 11】 前記電極引き出し端子の形状は、表面実装に適した形状であることを特徴とする請求項 10 に記載のシールドストリップ線路型素子。

【請求項 12】 前記導電性物質の層が、導電性高分子の層を含むことを特徴とする請求項 1 及至 11 のいずれかに記載のシールドストリップ線路型素子。

【請求項 13】 前記導電性高分子は、ポリピロール、ポリチオフェン及びポリアニリンからなる群から選ばれた 1 以上の化合物、あるいは前記化合物の誘導体であることを特徴とする請求項 12 に記載のシールドストリップ線路型素子。

【請求項 14】 前記導電性物質の層は、前記誘電体酸化皮膜側に設けられた前記導電性高分子の層と、前記導電性高分子の層上に形成された導電性ペースト層とを有することを特徴とする請求項 12 または 13 に記載のシールドストリップ線路型素子。

【請求項 15】 前記導電性ペースト層に金属板が固着されていることを特徴とする請求項 14 に記載のシールドストリップ線路型素子。

【請求項 16】 前記弁作用を有する金属は、アルミニウム、タンタル及びニオブからなる群から選ばれた金属であることを特徴とする請求項 1 乃至 15 のいずれかに記載のシールドストリップ線路型素子。

【請求項 17】 絶縁層に金属配線が印刷された印刷配線基板において、前記絶縁層の内部または表面に、途中が分離された正極電源配線および負極電源配線と、前記分離された正極電源配線間および負極電源配線間をそれぞれ電気的に接続する請求項 1 乃至 16 のいずれか 1 項に記載のシールドストリップ線路型素子が備えられていることを特徴とする印刷配線基板。

【請求項 18】 絶縁層に半導体チップを載せ、接続ピンにより印刷配線基板に実装する半導体パッケージにおいて、

前記絶縁層の内部または表面に、前記接続ピンと前記半導体チップを電氣的に接続する電源配線であってその途中が分離された正極電源配線および負極電源配線と、前記分離された正極電源配線間および負極電源配線間をそれぞれ電氣的に接続する請求項 1 乃至 16 のいずれか 1 項に記載のシールドストリップ線路型素子が備えられていることを特徴とする半導体パッケージ。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、印刷配線基板や半導体パッケージに設けられた電源分配回路を介して漏洩する電磁波を抑制するするとともに高速デジタル回路で励起される信号波形の劣化を防止する技術に関し、特に、高速デジタル回路と電源分配回路間に接続され、高速デジタル回路から見た電源分配回路側のサージインピーダンスを広い帯域に亘って低インピーダンス化して漏洩電磁波を抑制するとともに高速デジタル回路で励起される信号波形の劣化を防止するのに好適なシールドストリップ線路型素子構造に関する。

【0002】

【従来の技術】

科学技術の進歩に伴って、電子機器の小型化及び高性能化が求められている。これらは、主にクロック周波数を高めることによって達成される。デジタル回路においては、高速信号電磁波を発生するために高性能トランジスタが使用され、トランジスタの高速スイッチングによって生じる電磁波は信号配線に伝搬するが、それと同時に、電源分配回路にも電磁波が漏洩する。電源分配回路は、デジタル回路内の全てのスイッチングトランジスタと、それらに直流を供給するための安定化電源との間を金属接続して構成されている。

【0003】

高性能デジタル機器にはヒューマンインターフェイス用の低速回路も同居しているため、電源分配回路に漏洩する電磁波のスペクトラムは、最近においては数百 KHz から数十 GHz もの非常に広い帯域に分布する。また、ボードに搭載されている比較的大型の半導体集積回路の直流電源電流値は数十アンペアを越え

る大きなレベルとなっている。

【0004】

前記漏洩電磁波は前記構成の電源分配回路を経由して安定化電源に向かって伝搬する。ボードの電源分配回路付近には通常、多数の信号配線が配置されているため、電源分配回路を伝搬していく漏洩電磁波は容易に多数の信号配線に結合する。結合した漏洩電磁波は信号品質を劣化させるとともに、その多くは信号配線経由でデジタル機器の外部信号ケーブルに伝搬する。そしてこれがアンテナの役割を果たして空中に高いレベルの不要電磁波を放射する。

【0005】

さらに電源分配回路を伝搬する漏洩電磁波の一部は安定化電源を通過して商用交流電源線に伝搬し、商用交流電源線がアンテナの役割を果たして空中に高いレベルの不要電磁波を放射する。一方、電源分配回路を伝搬する漏洩電磁波は電源分配回路の途中で反射を繰り返しつつ進むので、その一部は信号配線に逆流し信号波形を劣化させる。

【0006】

以上のような問題を解決する抜本策は、トランジスタの高速動作によって発生させる電磁波を信号配線部にのみ向かわせて、電源分配回路に漏洩しないようにすることである。このためにはトランジスタから見た電源分配回路のサージインピーダンスを、必要な周波数帯域の全てに対して非常に低くする必要がある。

【0007】

トランジスタから見た電源分配回路のサージインピーダンスがゼロであれば、トランジスタが励起する電磁波は電源分配回路の入り口で反射し電源分配回路中に侵入することは無く、また、反射波の位相が反転するので反射波と信号線路を進む電磁波とが同相となる。このとき、トランジスタの形状及びトランジスタから電源分配回路の入り口までの配線長が電磁波の波長に比べて非常に小さければ、トランジスタが励起する電磁波の全てが信号電磁波となり、信号波形品質(SI: signal integrity)の劣化が生ずることは無く、信号生成効率も高まる。

【0008】

電源分配回路のサージインピーダンスを小さくする目的でこれまで使用されて

きたのがコンデンサである。コンデンサは電気・電子機器に使用される部品としては歴史が古く、これまで種々の形のものが実用化されてきた。現在では、金属薄膜を蒸着したセラミック材料を多層積層した構造のセラミックコンデンサや、タンタルやアルミニウムなどの弁作用を有する金属の多孔質成形体を陽極としその酸化皮膜を誘電体として導電性高分子を固体電解質とする構造を有する固体電解コンデンサなどが開発されている。

【0009】

固体電解コンデンサとしては、誘電体酸化皮膜上にポリピロールもしくはそのアルキル置換体を固体電解質として有する固体電解コンデンサ（例えば、特許文献1参照）、あるいは、誘電体酸化皮膜上に固体電解質としてポリアニリンが形成された固体電解コンデンサおよびその製造方法（例えば、特許文献2参照）が知られている。これらのコンデンサでは、それ以前のものに比べて2桁以上導電率の高い導電性高分子を固体電解質に用いているので、等価直列抵抗が小さく、同じ容量のものでもそれ以前のものに比べて2桁以上の高周波領域まで効果を有するものとなった。

【0010】

しかしながら、これらのコンデンサは、電荷の充放電という機能を実現する為の2端子構造となっているため、10MHzを越える高周波数領域では端子間のインピーダンスが激増し、ディジタル回路の電源分配回路用には適さなくなっている。このため、小型の積層セラミックコンデンサチップを、多数並列に接続するコンデンサアレイが開発されているが、10MHzを越える高周波数領域でインピーダンス値を効率的に低下させることは困難であった。

【0011】

一方、高周波化に対応するために、フィルタの構成も検討されており、例えば、セラミック誘電体シートにより挟まれた蛇行導体及び接地導体からなる表面実装型ノイズフィルタが提案されている（例えば、特許文献3参照）。図14は、セラミック誘電体シートではさまれた蛇行導体と接地導体からなる上記表面実装型ノイズフィルタの構成を示す断面図である。

【0012】

図14に示すように、従来の表面実装型フィルタは、第1誘電体シート110と第2誘電体シート120と第3誘電体シート130とを積層した構成を有し、第1誘電体シート110と第2誘電体シート120との界面に、信号伝達に用いられる第1内部導体111、蛇行導体115及び第2内部導体112を配し、第2誘電体シート120と第3誘電体シート130との界面に、蛇行導体115に対向するように接地導体125を形成したものである。

【0013】

第1内部導体111の一端は第1信号用電極151に接続し、第2内部導体112の一端は第2信号用電極152に接続し、第1内部導体111及び第2内部導体112双方の他端との間に蛇行導体115が接続されている。このように構成することにより、従来のインダクタンス素子とキャパシタンス素子を組み合わせたノイズフィルタよりも高周波のノイズ吸収特性が優れたノイズフィルタを得ることができる。

【0014】

そしてこのような表面実装型フィルタでは、一方の電極、例えば第1信号電極151から入力された電気信号が濾波され、その濾波された電気信号は他方（第2信号用電極152）に出力されることとなる。しかしながらこの表面実装型フィルタでは、分布定数的に形成されるキャパシタンスは、接地導体125と蛇行導体115およびこれらの間に積層された誘電体シートによって構成されており、この分布キャパシタンスだけでは10MHzを越える高周波数領域でインピーダンス値を効率的に低下させることは困難であるため、内部導体の一部を蛇行導体とすることにより、容量と直列インダクタとを組み合わせることで信号減衰効果を高めている。

【0015】

この場合の信号減衰効果を高める手法は、フィルタ入力端子インピーダンスを電源分配回路のサージインピーダンスに対して広い帯域に亘って非常に高い値として、フィルタへの電磁波の侵入を抑制するものである。フィルタを電源分配回路に使用すると電源分配回路中を伝搬する漏洩電磁波は、フィルタ入力端子部において同相で反射する。漏洩電磁波は信号波の一部であって位相が逆であるので

、このフィルタをトランジスタの近くに使用すると、反射波が信号波を打ち消す作用を有することになる。

【0016】

つまり、トランジスタの間近の電源分配回路に上記フィルタを使用すると、電源インピーダンスが高くなってコンデンサのような低インピーダンス素子の場合のように信号波形を効率よく生成することが出来なくなり、また、トランジスタから距離を置いて使用すると、反射波と信号波との間に位相差が生じて信号波形を大きく歪ませる。したがって、上記フィルタは、コンデンサ等の低インピーダンス素子をトランジスタの近くに使用した上で、これより充分遠い位置に配置して不要電磁波の漏洩を抑止するための使用に限定されるものであり、コンデンサの代わりに使用することは不可能であった。

【0017】

この課題を解決するために、既に本出願人は、印刷配線基板の構造・材料を工夫して電源分配回路を低インピーダンス線路とする技術（例えば、特許文献4参照）や、固体電解コンデンサ製造技術を利用して低インピーダンス線路を形成する技術（例えば、特許文献5～7参照）を提案している。

【0018】

【特許文献1】

特公平4-56445号（特開昭60-37114号）公報

【特許文献2】

特開平3-35516号公報

【特許文献3】

特開平6-53046号公報

【特許文献4】

特開2001-53449号公報

【特許文献5】

特願2001-136955

【特許文献6】

特願2001-287463

【特許文献 7】

特願 2001-311529。

【0019】

【発明が解決しようとする課題】

上述したように、金属薄膜を蒸着したセラミック材料を多層積層した構造のセラミックコンデンサや、タンタルやアルミニウムなどの弁作用を有する金属の多孔質成形体を陽極とし、その酸化皮膜を誘電体として導電性高分子を固体電解質とする構造を有する固体電解コンデンサなどが開発され、高周波数領域まで使用可能なコンデンサとしてさまざまな用途に使われているが、これらのコンデンサを、電磁波伝送という観点から線路型素子として構成することについては考慮されておらず、単に電荷の充放電という機能を実現する為の 2 端子構造となっているため、10MHz を越える高周波数領域ではインピーダンスが激増している。

【0020】

このため、デジタル回路で一般的な数百MHz のクロック周波数での動作においては、このような機能のコンデンサを用いる限り、信号発生回路で想定している特性、すなわち周波数にかかわらず電源インピーダンスが限りなくゼロに近い値を実現することが出来ないという問題点があった。

【0021】

また上述したように、ノイズ除去の目的で表面実装型フィルタも開発されているが、この表面実装型フィルタは、信号線路のサージインピーダンスに対して広帯域で非常に大きなインピーダンス値として電磁波の透過を抑制するものであるため、低インピーダンス素子であるコンデンサの代替としては使えないという問題点があった。

【0022】

本発明の目的は、以上の従来技術における課題に鑑みてなされたものであり、印刷配線基板や半導体パッケージに使用される線路型素子に関し、特に、高速デジタル回路のトランジスタまたは半導体集積回路から見た電源分配回路のサージインピーダンスを非常に広い周波数帯域に亘って非常に低い値にすることのできるシールドストリップ線路型素子と、そのシールドストリップ線路型線路素子

と一体化した印刷配線基板、および半導体パッケージを提供することにある。

【0023】

【課題を解決するための手段】

本発明に係るシールドストリップ線路型素子は、電磁波の伝搬方向に直交する断面の形状が前記伝搬方向において実質的に一定である弁作用を有する金属と、この弁作用を有する金属の表面に形成された誘電体酸化皮膜と、この誘電体酸化皮膜を挟んで前記弁作用を有する金属の周囲を囲むように設けられた導電性物質の層とを有し、特に、印刷配線基板等において電源分配配線の一部の電流容量を増大するために使用されるバスバーの機能を兼ねて配線される用途に好適なシールドストリップ線路型素子とその特徴とする。

【0024】

このように構成することにより、伝送線路構造の1つであるシールドストリップ線路となり、その結果、サージインピーダンスの周波数依存性が低減されるため、広い周波数帯域にわたり、弁作用を有する金属の一方から入射する電磁波は、誘電体酸化皮膜の薄膜と導電性物質によって濾波され、弁作用を有する金属の他方には伝送されないので、デジタル回路の高速化、高性能化に適した線路型素子の実現できる。

【0025】

このシールドストリップ線路型素子の断面の形状は、矩形、円形又は輪形であってもよい。素子の特性インピーダンスの絶対値は弁作用を有する金属の断面形状にも依存する。前記断面の形状が矩形である場合は、前記弁作用を有する金属の形状は平板形状を含む直方体形状となる。前記断面の形状が円形である場合は、前記弁作用を有する金属の形状は円柱形状となる。前記断面の形状が輪形である場合は、前記弁作用を有する金属の形状は円筒形状となる。なお、前記断面の形状は実質的に矩形、円形又は輪形であればよい。

【0026】

本発明のシールドストリップ線路型素子は、誘電体酸化皮膜を有し弁作用を有する金属と、弁作用を有する金属の異なる位置に設けられた1対の第1の電極引き出し端子と、弁作用を有する金属の周囲を取り巻くようにその誘電体酸化皮膜

を介して配置された導電性物質の層とを有する構成とすることにより、伝送線路構造の1つであるシールドストリップ線路となる。その結果、特性インピーダンスの周波数依存性が少なくなるため、弁作用を有する金属の一方からすなわち1対の第1の電極引き出し端子のうち、一方の電極引き出し端子から入力された電気信号は、広い周波数帯域にわたって誘電体酸化皮膜の薄膜と導電性物質によって濾波されるので、高速化、高周波化に適した低インピーダンス線路型素子が実現できる。

【0027】

本発明のシールドストリップ線路型素子では、エッチング等によって拡面化した弁作用を有する金属でもその誘電体酸化被膜に密着して導電率の高い導電性物質の層を形成することができ、その場合には、導電性物質の層は導電性高分子から構成されることが好ましい。このように構成することにより、高周波数領域まで使用可能なシールドストリップ線路型素子を容易に得ることができる。

【0028】

また、本発明のシールドストリップ線路型素子を構成するにあたり、導電性高分子としては、ポリピロール、ポリチオフェン、ポリアニリン、およびこれらの誘導体のいずれかであることが好ましい。このように構成することにより、環境安定性に優れ、100℃以上まで安定導電性物質の層を形成することができ、従って安定性、耐久性に優れ、高周波数領域まで使用可能なシールドストリップ線路型素子を容易に得ることができる。

【0029】

また、本発明のシールドストリップ線路型素子は、導電性ペーストよりも導電率が高い金属板を前記導電性ペーストに固着する構成にすることで、大きな直流電流を低損失で通過させることができる。これは、高周波電磁波は誘電率の高い誘電体酸化皮膜付近に集中するが、直流は導電性の高い金属板に集中するという特性を有するからである。

【0030】

また、本発明のシールドストリップ線路型素子を構成するにあたり、弁作用を有する金属はアルミニウム、タンタル、もしくはニオブであることが好ましい。

このような金属で構成することにより、誘電率が高く均一で安定な誘電体酸化皮膜を形成することができ、従って体積効率の優れた安定なシールドストリップ線路型素子を容易に得ることができる。

【0031】

また、前記弁作用金属を、電流が流れる方向に直交する断面の形状が前記電流方向において実質的に一定の形状を保ちながら屈折または湾曲した形状とすることで、ディッピングによる簡便な製法を可能とし、かつ、実装する印刷配線基板上の、他の部品などの障害物を避けることが可能なシールドストリップ線路型素子を実現できる。

【0032】

また、絶縁層に金属が印刷された印刷配線基板にあって、途中が分離された一对の正極電源配線と負極電源配線を、絶縁層の内部または表面に設けた本発明のシールドストリップ線路型素子で電氣的に接続することにより、より多くの部品が実装可能で、電源配線のノイズを除去できる印刷配線基板を実現できる。

【0033】

また、絶縁層に半導体チップを載せ、接続ピンで印刷配線基板に実装する半導体パッケージにおいて、接続ピンと半導体チップを電氣的に接続する一对の電源配線の途中を分離し、その分離された箇所、すなわち箇所の正極電源配線と負極電源配線を、絶縁層の内部または表面に設けた本発明のシールドストリップ線路型素子にて、電氣的に接続することで、電源配線のノイズを除去できる半導体パッケージを実現できる。

【0034】

【発明の実施の形態】

次に、本発明の好ましい実施の形態について、図面を参照して説明する。但し、本発明は以下の実施例に限定されるものではない。図1は、本発明で用いられるシールドストリップ線路型素子の実施形態を示す斜視図であり、図2は、図1に示すシールドストリップ線路型素子のA-A'線での断面図である。

【0035】

図1及び図2に示すように、本発明に係るシールドストリップ線路型素子にお

いては、表面に誘電体酸化皮膜 20 を有する細長い平板状の弁作用を有する金属 10 を備えるとともに、誘電体酸化皮膜 20 を介して導電性物質の層 30 によって弁作用を有する金属 10 を被覆するようにしたものである。ここで、図 1 に示すように、このシールドストリップ線路型素子 1 は、長手方向の両端部分が同一直線上である略平面形状の弁作用を有する金属 10 となっている。

【0036】

弁作用を有する金属 10 は、例えばアルミニウムからなる。図 1 に示す例では弁作用を有する金属 10 の形状は矩形であり、例えば、厚さが $110\ \mu\text{m}$ 、長さが $30\ \text{mm}$ 、幅が $10\ \text{mm}$ である。弁作用を有する金属 10 の断面の形状は、矩形に限定されるものでなく、楕円形、輪形であっても差し支えない。弁作用を有する金属 10 の表面、即ち、表面及び裏面、端面は、電解液中における電解エッチングによって表面積が約 200 倍に拡大されている。

【0037】

導電性物質の層 30 は、弁作用を有する金属 10 の両方の先端部分を除く全面を、誘電体酸化皮膜 20 を隔てて覆うように形成されている。この導電性物質の層 30 は、導電性である限りその材質等は特に限定されるものではなく、例えば、各種金属や、二酸化マンガンや酸化インジウム等の半導体、あるいはテトラシアノキノジメタンとテトラチアフルバレンとの電荷移動錯体などの有機導電体を用いられる。

【0038】

特に、この導電性物質の層 30 には、ポリピロールやポリチオフェン、ポリエチレンジオキシチオフェン、ポリアニリン、ポリフェニレン、ポリフラン、ポリチアジル、ポリフェニレンビニレン、ポリアセチレン、ポリアズレン等の導電性高分子が好ましく、中でも安定性の観点からポリピロール、ポリチオフェン、ポリアニリン、及びこれらの誘導体好ましい。本発明においてポリピロール、ポリチオフェン、ポリアニリンの誘導体とは、例えばこれらの化合物に各種置換基を付加したものや、他の高分子と共重合したものなどが挙げられる。

【0039】

本発明では、これらの導電性高分子は、通常、電子供与性もしくは電子吸引力性

の化合物からなるドーパントと組み合わせて用いられる。本発明では、導電性高分子に組み合わされるドーパントは特に限定されるものではなく、導電性高分子のドーパントとして従来公知のものが用いられる。このようなドーパントとしては、例えば、ヨウ素、塩素、過塩素酸アニオン等のハロゲン化合物や、芳香族スルホン酸化合物等のルイス酸として作用するもの、あるいは、リチウムやテトラエチルアンモニウムカチオンのようなルイス塩基として作用するものが挙げられる。

【0040】

さらなる低インピーダンス化を実現するために、導電性物質の層30を挟んで弁作用を有する金属の一方の面あるいは両方の面に対向するようにして、銅、銀、金、アルミニウムその他の電気抵抗が小さい金属板を配置することもできる。図示した例では、金属板40は、さらなる低インピーダンス化を実現するために設けられたこれらの金属板を示している。

【0041】

本発明では、導電性物質の層30を構成するこれらの導電性高分子の形成方法は特に限定されるものではない。導電性高分子層は、誘電体酸化皮膜20が形成された弁作用を有する金属10の表面（すなわち誘電体酸化皮膜上）に、導電性高分子の溶液を展開して溶剤を蒸発させたり、あるいは導電性高分子を形成するモノマーやオリゴマーと重合触媒を導入して弁作用を有する金属の表面で、直接、導電性高分子の重合を行ったり、導電性高分子の中間体からなる高分子の層を形成して導電性高分子に転換したりして、形成することができる。

【0042】

本発明において、弁作用を有する金属10の異なる位置に設けられた2つ以上の陽電極引き出し端子は、誘電体酸化皮膜20で覆われた弁作用を有する金属10に電気信号を入力するためのものであり、そのため、ある程度距離を離して配置しておくことが実用的である。本発明では、例えば弁作用を有する金属10を両側に突き出させて陽電極引き出し端子としたり、溶接や圧着によって取り付けたものを陽電極引き出し端子としたりすることもできる。電極引き出し端子の形状は、印刷配線基板などに実装する形態に合わせて、決定すればよい。

【0043】

本発明において、弁作用を有する金属 (valve metal) の種類は特に限定されるものではなく、弁作用を有する金属 10 としては、タンタルやアルミニウム、ニオブ、チタン、ジルコニウム、ケイ素、マグネシウムなどの表面皮膜形成金属が使用でき、これらは圧延箔や微粉末焼結体などの形で用いられる。弁作用を有する金属 10 としては、特に、タンタル、アルミニウム及びニオブからなる群から選ばれた金属を用いることが好ましい。

【0044】

また、弁作用を有する金属表面の誘電体酸化皮膜 20 の形成方法も特に限定されるものではなく、例えば、電解質溶液を用いて電解化成したり、適当な酸化剤を用いたりして形成することができ、あるいは空気酸化により形成された酸化膜をそのまま本発明における誘電体酸化皮膜 20 として用いたりしてもよい。ただし、通常は、電解化成により誘電体酸化皮膜は形成される。

【0045】

弁作用を有する金属 10 の形状も特に限定されるものではないが、特性インピーダンスの計算や加工上の観点から、平板形状 (弁作用を有する金属の長手方向に直交する断面形状が長方形) とすることが好ましいが、湾曲したものや一部折り曲げたものなども使用できる。さらには、円柱形状あるいは円筒形状としてもよい。

【0046】

本発明では弁作用を有する金属 10 の表面を拡面化したものも使用できる。拡面化した弁作用を有する金属としては、微粉焼結体を平板形状に加工したものや箔を電解液中で電解エッチングしたエッチング箔などが挙げられる。

【0047】

また上述したように、本発明では、導電性物質の層 30 を導電性高分子から構成することが好ましいが、誘電体酸化皮膜 20 と接する層は導電性高分子とし、さらにこの導電性高分子層の上に他の種類の導電性物質層を形成するようにしてもよい。さらに、導電性物質の固体電解質と金属板はこれらをそのまま接触させたり、導電性カーボンペーストや銀ペーストを用いて接続させたりすることでも

きる。

【0048】

例えば導電性物質の層30として、誘電体酸化皮膜20に直接接する導電性高分子層と、この導電性高分子層上に設けられた導電性カーボンペーストと、この導電性カーボンペーストの上に設けられた銀ペーストとからなる三重構造とし、この銀ペーストによって金属板を取り付けるように構成することができる。

【0049】

本発明のシールドストリップ線路型素子1は、配線基板や電子回路基板にそのまま取り付けて用い、あるいはリード電極を引き出して樹脂や金属ケース等で封止して用いることもできる。

【0050】

以下、本発明のシールドストリップ線路型素子の実施形態について、実施例を参照してさらに詳しく説明する。なお、本発明はこれら実施例に限定されるものではない。

【0051】

(実施例1)

図1及び図2に示すシールドストリップ線路型素子においては、弁作用を有する金属10として、エッチングによって表面積を約200倍に拡大した厚さ110 μ mのアルミニウム箔を用いた。このアルミニウム箔は、幅10mm、長さが30mmである。このアルミニウム箔（弁作用を有する金属10）の両端部に、ヘキサフルオロプロピレンからなるフッ素系樹脂でマスク（図示せず）を設けた後、このアルミニウム箔を5質量%のホウ酸アンモニウム水溶液中で、電圧10Vで陽極酸化し、洗浄及び乾燥して金属酸化皮膜からなる誘電体酸化皮膜20を有するアルミニウム箔を得た。この箔を0.05モル／リットルの硫酸水溶液中に浸漬し、静電容量を測定したところ約380 μ Fであった。

【0052】

次に、ガラス製容器内において、10質量%のパラトルエンスルホン酸と5質量%のアニリンを含む水溶液を調整し、この水溶液中に上述の誘電体酸化皮膜20及びマスクを形成した弁作用を有する金属10を浸漬し、その後、取り出した

。これを室温の空气中、室温で30分間乾燥し、次に、10質量%のペルオキシ二硫酸アンモニウムと10質量%のパラトルエンスルホン酸を含む水溶液に併作用を有する金属10を浸漬し、取り出して更に20分間空气中に放置し、アニリンを重合させた。

【0053】

その後、この併作用を有する金属10を水及びメタノールにより洗浄し、温度が80℃の雰囲気中で乾燥させた。この操作を4回繰り返し、導電性カーボンペースト、銀ペーストを順に塗布して導電性物質の層30を完成し、約100 μ mの銅箔からなる金属板40を銀ペーストで導電性物質の層30に固着した。その後、併作用を有する金属10の両端部をテトラヒドロフランに浸漬し、マスクを構成する樹脂であるヘキサフルオロプロピレンを溶解させ除去した。

【0054】

(実施例2)

次に、本発明の第2の実施例について、図3を用いて説明する。本実施に係るシールドストリップ線路型素子の構成は、前述の第1の実施例に係るシールドストリップ線路型素子の構成と比較して、併作用を有する金属10の断面の形状がほぼ正方形である点が異なっている。本実施例のシールドストリップ線路型素子における前記以外の構成は第1の実施例に係るシールドストリップ線路型素子の構成と同一である。

【0055】

(実施例3)

次に、本発明の第3の実施例について、図4を用いて説明する。本実施に係るシールドストリップ線路型素子の構成は、前述の第1の実施例に係るシールドストリップ線路型素子の構成と比較して、併作用を有する金属10の断面の形状が楕円形である点が異なっている。本実施例のシールドストリップ線路型素子における前記以外の構成は第1の実施例に係るシールドストリップ線路型素子の構成と同一である。

【0056】

(実施例4)

次に、本発明の第4の実施例について、図5を用いて説明する。本実施に係るシールドストリップ線路型素子の構成は、前述の第1の実施例に係るシールドストリップ線路型素子の構成と比較して、弁作用を有する金属10の断面の形状が輪形である点が異なっている。即ち、円筒状の弁作用を有する金属10を用いている。本実施例のシールドストリップ線路型素子における前記以外の構成は第1の実施例に係るシールドストリップ線路型素子の構成と同一である。

【0057】

(実施例5)

次に、本発明の第5の実施例について、図6を用いて説明する。本実施に係るシールドストリップ線路型素子の構成は、前述の第1の実施例に係るシールドストリップ線路型素子の構成と比較して、弁作用を有する金属10の形状が、断面横幅寸法Hに対し、長手寸法Lが4倍以上大きいという点が異なっている。弁作用を有する金属10として、長さ16mm及び32mm、幅1.8mmの金属を用いて、2種類のシールドストリップ線路型素子を構成した。導電性物質の層30は、ポリチオフェン、カーボンペースト、銀ペーストで構成し、誘電体酸化皮膜20は、化成電圧8Vで生成した。

【0058】

得られたこれら2種類のシールドストリップ線路型素子の両端を、それぞれネットワーク・アナライザに接続して電力透過特性S21を測定し、実数部と虚数部の値からインピーダンスを求めたところ、長さ16mmのタイプは20MHz乃至200MHzの周波数領域においてはやや平坦で0.2mΩから0.8mΩであり、1MHz乃至1GHzでも10mΩ以下であった。一方長さ32mmのタイプはこれより良好であって、7MHz乃至150MHzの周波数領域においてはやや平坦で0.1mΩ前後であり、2MHz乃至1GHzでも10mΩ以下であった。

【0059】

この結果、両方のタイプとも、もっとも一般的な高周波用コンデンサである0.1μF積層セラミックコンデンサよりも、数kHzから数GHzに亘って2桁から3桁低いインピーダンスを有していることが判った。このように、このシー

ルドストリップ線路型素子は従来のコンデンサ比べて、特に高性能デジタル機器用として極めて優れたインピーダンス特性を有することが判った。

【0060】

(実施例6)

次に、本発明の第6の実施例について図7を用いて説明する。本実施例に係るシールドストリップ線路型素子の構成は、弁作用を有する金属10の、長さ方向の両端部に、印刷配線基板のスルーホールに実装する形状を為す1対の電極引き出し端子11および12を設け、金属板40の異なる位置に、印刷配線基板のスルーホールに実装する形状を為す1対の電極引き出し端子41および42を設けている。このように構成することで、印刷配線基板への実装に適したシールドストリップ線路型素子を実現できる。

【0061】

(実施例7)

次に、本発明の第7の実施例について図8を用いて説明する。本実施例に係るシールドストリップ線路型素子の構成は、弁作用を有する金属10の、長さ方向の両端部に、表面実装に適した形状であるL字の電極引き出し端子11、12、および41、42を設けている。なお、表面実装にこだわらなければ、前記電極引き出し構造はL字の形状に限定される必要はなく、多角形や半円円形などの断面を有するまっすぐな形状であっても差し支えない。

【0062】

(実施例8)

次に、本発明の第8の実施例について、図9を用いて説明する。本実施例に係るシールドストリップ線路型素子は、図2の導電性物質の層30が、導電性高分子の層31と、導電性カーボンペースト層32と、銀ペースト層33で構成される点が、第1の実施例に係るシールドストリップ線路型素子と異なっている。本実施例のシールドストリップ線路型素子における前記以外の構成は第1の実施例に係るシールドストリップ線路型素子の構成と同一である。

【0063】

(実施例9)

次に、本発明の第 9 の実施例について説明する。本実施例に係るシールドストリップ線路型素子は、図 9 の導電性高分子の層 31 が、ポリピロール、ポリチオフェン、ポリアニリンからなる群から選ばれた 1 以上の化合物、あるいは前記化合物の誘導体で構成されている点が、第 8 の実施例に係るシールドストリップ線路型素子と異なっている。本実施例のシールドストリップ線路型素子における前記以外の構成は第 8 の実施例に係るシールドストリップ線路型素子の構成と同一である。

【0064】

(実施例 10)

次に、本発明の第 10 の実施例について説明する。本実施例に係るシールドストリップ線路型素子は、第 8 乃至 9 の実施例に係るシールドストリップ線路型素子の、導電性カーボンペースト層 32、銀ペースト層 33 の代わりに、導電性ペースト層で構成する点が異なっている。本実施例のシールドストリップ線路型素子における前記以外の構成は第 8 乃至第 9 の実施例に係るシールドストリップ線路型素子の構成と同一である。

【0065】

(実施例 11)

次に、本発明の第 11 の実施例について説明する。本実施例に係るシールドストリップ線路型素子は、第 10 の実施例に係るシールドストリップ線路型素子の導電性ペースト層に金属板 40 が固着されている点で、第 10 の実施例に係るシールドストリップ線路型素子と異なっている。本実施例のシールドストリップ線路型素子における前記以外の構成は第 10 の実施例に係るシールドストリップ線路型素子の構成と同一である。

【0066】

(実施例 12)

次に、本発明の第 12 の実施例について説明する。本実施例に係るシールドストリップ線路型素子は、第 1 乃至 11 の実施例に係るシールドストリップ線路型素子の、弁作用を有する金属 10 が、アルミニウム、タンタル、及びニオブからなる群から選ばれた金属である点が異なっている。本実施例のシールドストリッ

ブ線路型素子における前記以外の構成は第 1 乃至 11 の実施例に係るシールドストリップ線路型素子の構成と同一である。

【0067】

(実施例 13)

次に、本発明の第 13 の実施例について、図 10 および図 11 を用いて説明する。本実施例に係るシールドストリップ線路型素子は、第 1 乃至 11 の実施例に係るシールドストリップ線路型素子の、弁作用を有する金属 10 がその両端部近傍で、主面から同一方向に、屈曲または湾曲し、弁作用を有する金属 10 の両端部に電極引き出し端子 11 及び 12 が設けられ、金属板 40 に電極引き出し端子 41 及び 42 が設けられている点が異なっている。

【0068】

本実施例のシールドストリップ線路型素子における前記以外の構成は第 1 乃至 12 の実施例に係るシールドストリップ線路型素子の構成と同一である。このように、弁作用を有する金属 10 が、面内で同一方向に、屈折や湾曲していると、ディッピングにより簡便に製造でき、また、実装時に他の部品を避けることが可能となる。

【0069】

(実施例 14)

次に、本発明の第 14 の実施例について、図 12 を用いて説明する。第 1 乃至 13 の実施例に係るシールドストリップ線路型素子 1 を、積層印刷配線板 70 の絶縁層 79 の内部または表面において、分離された正極電源配線 71a と 71b , 負極電源配線 74a と 74b の間に配置し、電氣的に接続する。これにより、シールドストリップ線路型素子 1 が一体化した印刷配線基板 70 とする。こうすることで、より多くの部品を実装できる、広い帯域で低インピーダンスを有する電源分配回路が内蔵された積層印刷配線基板を実現できる。

【0070】

(実施例 15)

次に、本発明の第 15 の実施例について、図 13 を用いて説明する。絶縁層 89 に半導体チップ 85 を載せ、接続ピン 86 により印刷配線基板に実装する半導

体パッケージ 80 において、接続ピン 86 側の正極電源配線 81 a、負極電源配線 84 a と、半導体チップ 85 側の正極電源配線 81 b、負極電源配線 84 b との間に、第 1 乃至 13 の実施例に係るシールドストリップ線路型素子 1 を絶縁層 80 の内部または表面に配置し、分離された正極電源配線 81 a と 81 b 間、負極電源配線 84 a と 84 b 間を、シールドストリップ線路型素子 1 経由して電氣的に接続する。

【0071】

これにより、シールドストリップ線路型素子 1 が一体化した半導体パッケージ 80 とする。こうすることで、広い帯域で低インピーダンスを有する電源分配回路が内蔵された半導体パッケージ 80 を実現できる。

【0072】

【発明の効果】

以上説明したように本発明は、誘電体酸化皮膜を有する弁作用を有する金属と、弁作用を有する金属の周囲を取り巻くようにその誘電体酸化皮膜を介して配置された導電性物質の層と、弁作用を有する金属の異なる位置に設けられた 1 対の電極引き出し端子と、導電性物質の層の異なる位置に設けられた 1 対の 2 つの電極引き出し端子とからシールドストリップ線路型素子を構成して高速デジタル回路の電源分配回路に使用しているので、従来のコンデンサを使用した場合と比べてはるかに優れた低インピーダンス特性を得ることが出来る。

【0073】

また、弁作用を有する金属として、その断面寸法に対し 4 倍以上の細長い形状の金属を用いた場合には、より良好なノイズ低減効果を発揮させることができる。

【0074】

また、弁作用を有する金属の両端を一方向に屈曲あるいは湾曲させることにより、陽極化成用の溶液や導電性材料の層を形成するための溶液に浸漬するだけで簡便にシールドストリップ線路型素子を製造することを可能とし、かつ、他の部品を避けて実装することができる形状を容易に実現できる。

【図面の簡単な説明】

【図 1】

本発明の実施形態に係るシールドストリップ線路型素子を示す斜視図である。

【図 2】

図 1 に示す A-A' 断面を示す断面図である。

【図 3】

本発明の第 2 の実施形態に係るシールドストリップ線路型素子を示す断面図である。

【図 4】

本発明の第 3 の実施形態に係るシールドストリップ線路型素子を示す断面図である。

【図 5】

本発明の第 4 の実施形態に係るシールドストリップ線路型素子の断面図である。

【図 6】

本発明の第 5 の実施形態に係るシールドストリップ線路型素子の斜視図である。

【図 7】

本発明の第 6 の実施形態に係るシールドストリップ線路型素子の斜視図である。

【図 8】

本発明の第 7 の実施形態に係るシールドストリップ線路型素子の斜視図である。

【図 9】

本発明の第 8 の実施形態に係るシールドストリップ線路型素子の断面図である。

【図 10】

本発明の第 9 の実施形態に係るシールドストリップ線路型素子の上面図である。

【図 11】

図10のB-B'線での断面図である。

【図12】

本発明の第10の実施形態に係る印刷配線基板の斜視図である。

【図13】

本発明の第11の実施形態に係る半導体パッケージの斜視図である。

【図14】

従来の表面実装型フィルタの一例を示す断面図である。

【符号の説明】

- 10；弁作用を有する金属
- 11、12；第1の電極引き出し端子
- 20；誘電体酸化皮膜
- 30；導電性物質の層
- 31；導電性高分子層
- 32；導電性カーボンペースト層
- 33；銀ペースト層
- 40；金属板
- 41、42；第2の電極引き出し端子
- 60；絶縁物質
- 70；印刷配線基板
- 71a、71b；正極電源配線
- 74a、74b；負極電源配線
- 79；絶縁層
- 80；半導体パッケージ
- 81a、78b；正極電源配線
- 84a、84b；負極電源配線
- 85；半導体チップ
- 86；接続ピン
- 89；絶縁層
- 110；第1誘電体シート

1 1 1 ; 第 1 内部導体

1 1 2 ; 第 2 内部導体

1 1 5 ; 蛇行導体

1 2 0 ; 第 2 誘電体シート

1 2 3 , 1 2 4 ; 電氣的に絶縁される間隔

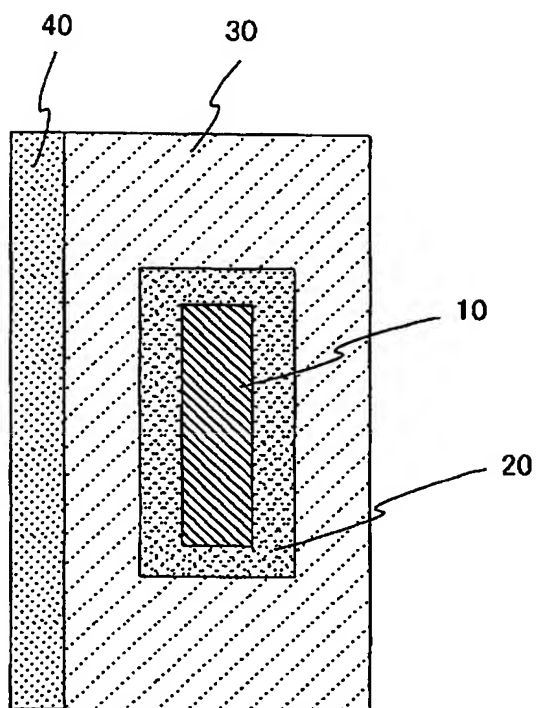
1 2 5 ; 接地導体

1 3 0 ; 第 3 誘電体シート

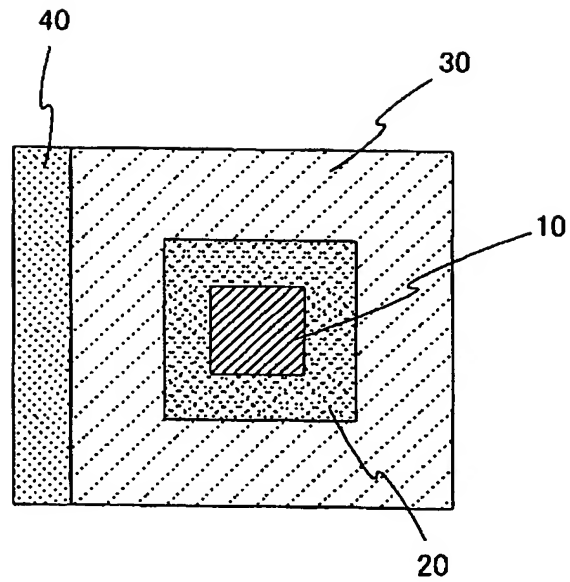
1 5 1 ; 第 1 信号用電極

1 5 2 ; 第 2 信号用電極

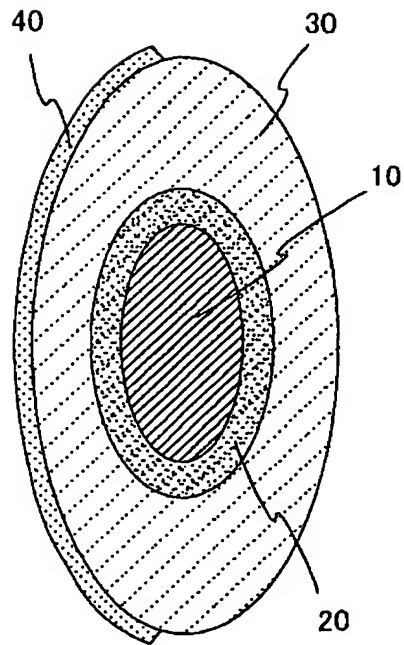
【図 2】



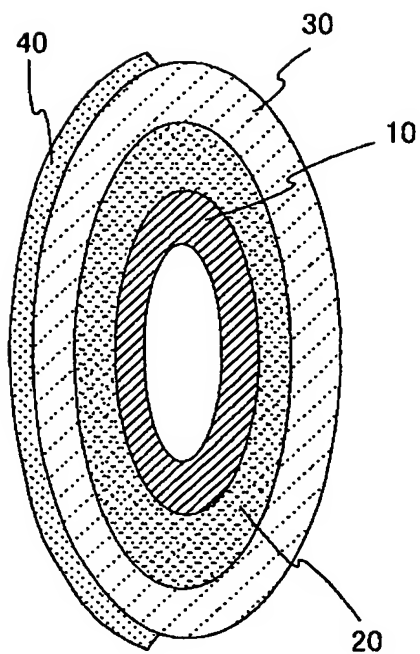
【図 3】



【図 4】

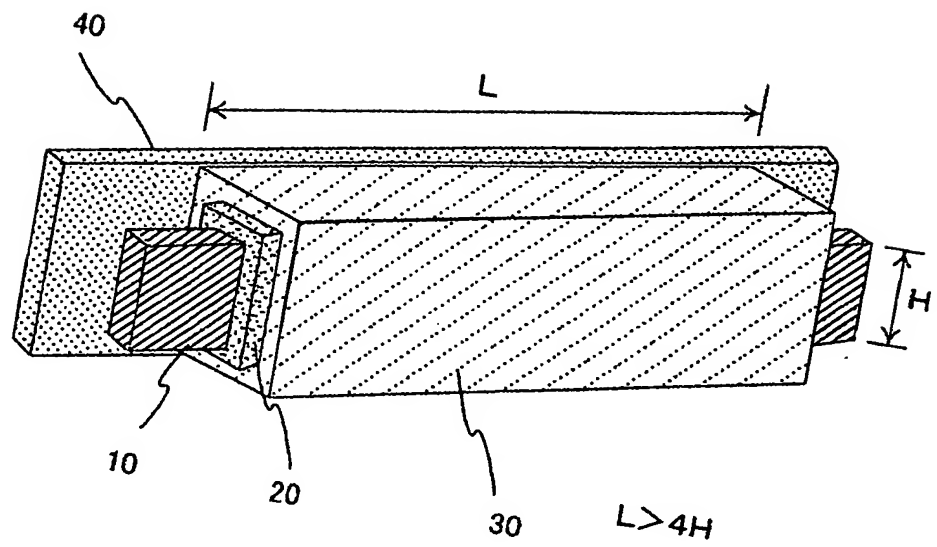


【図 5】

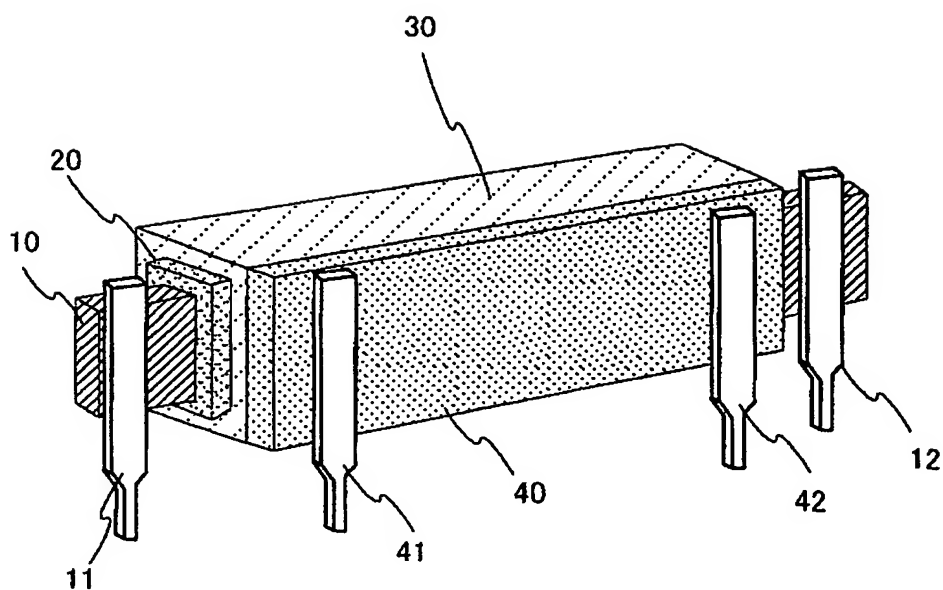


特願2002-259309

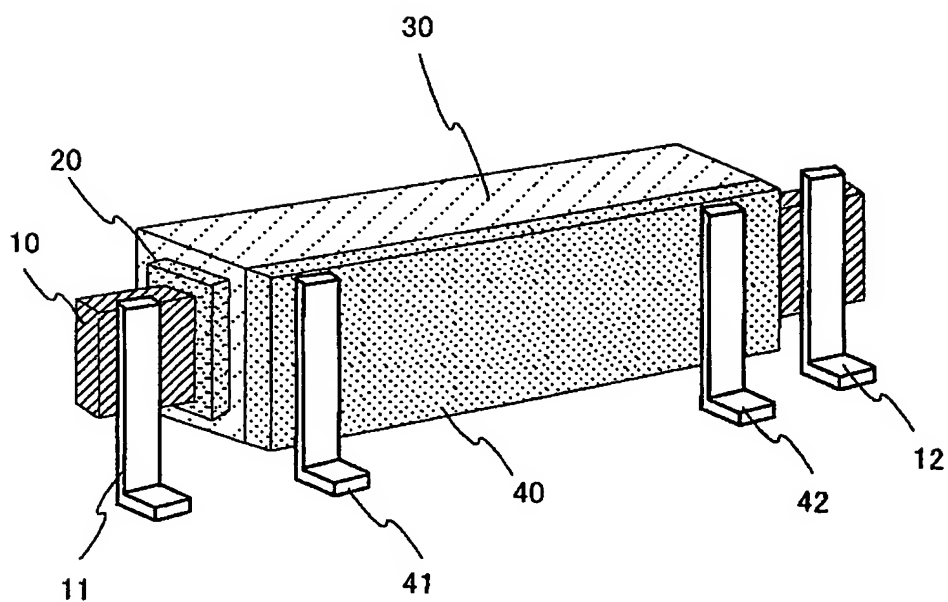
【図6】



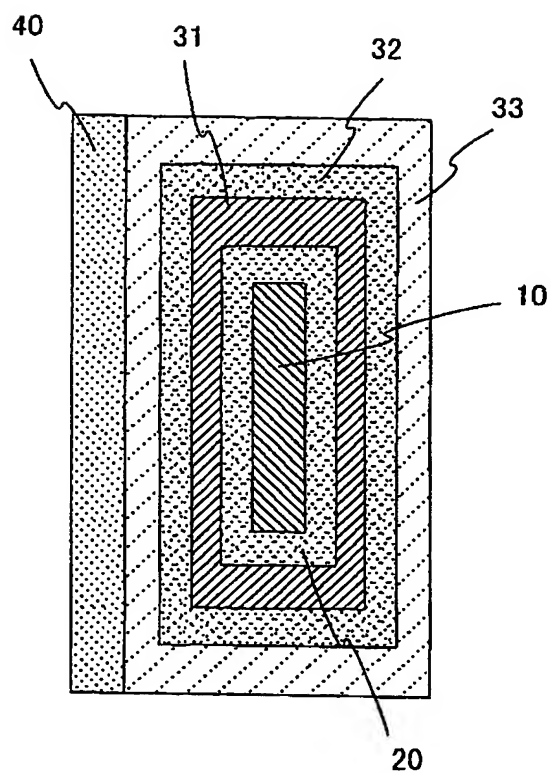
【図 7】



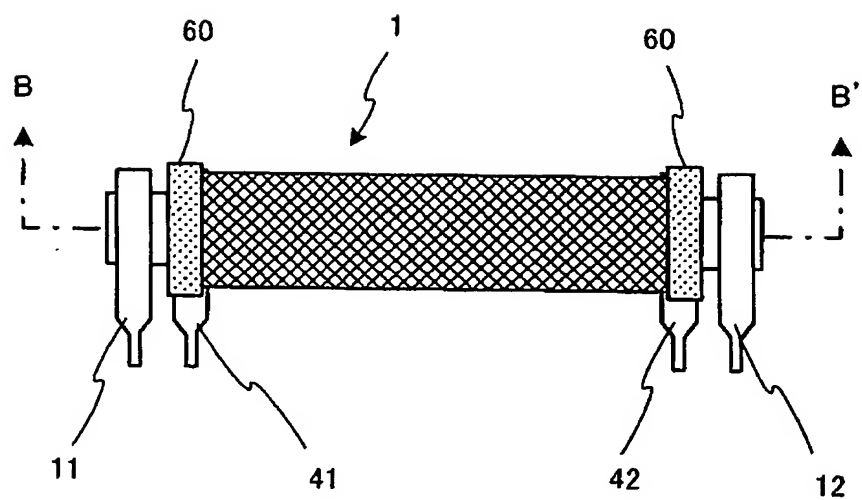
【図 8】



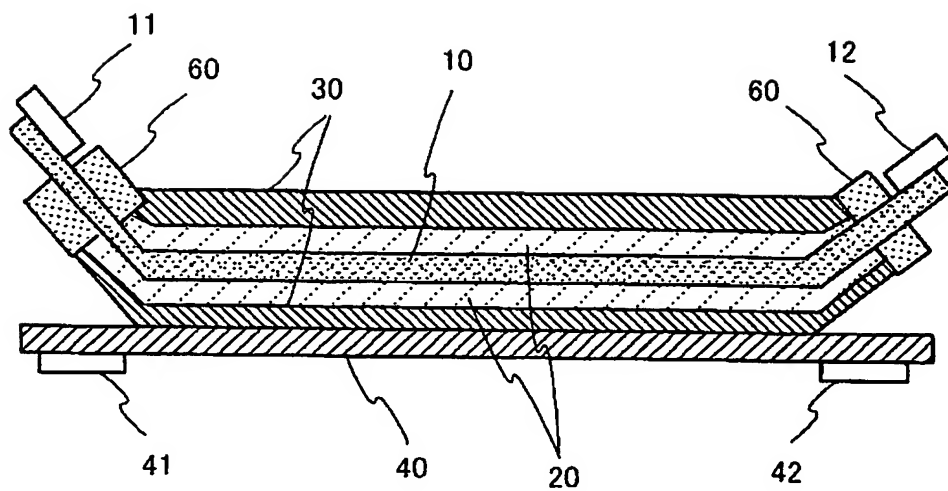
【図 9】



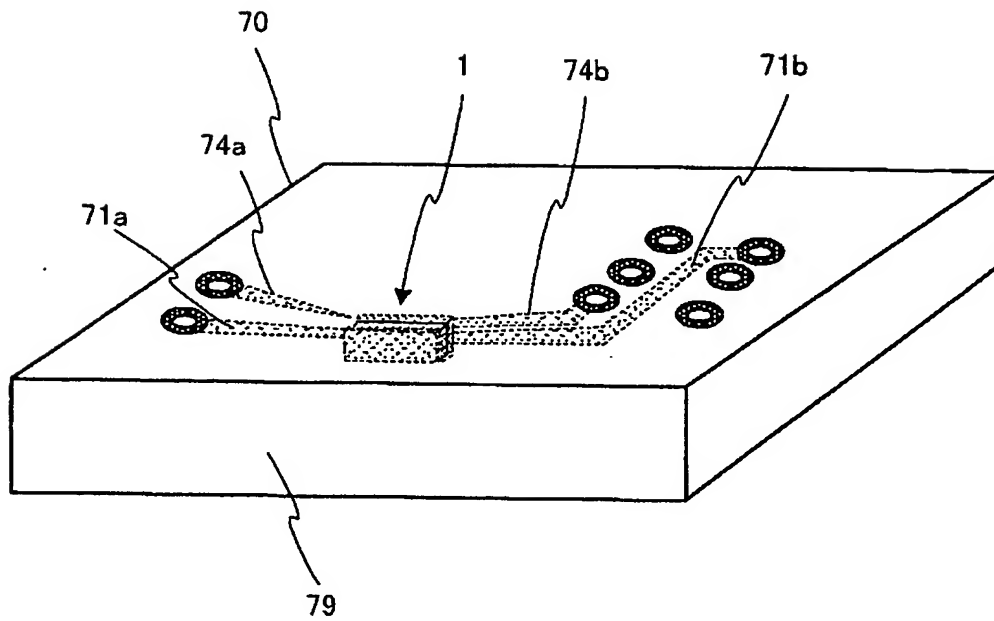
【図10】



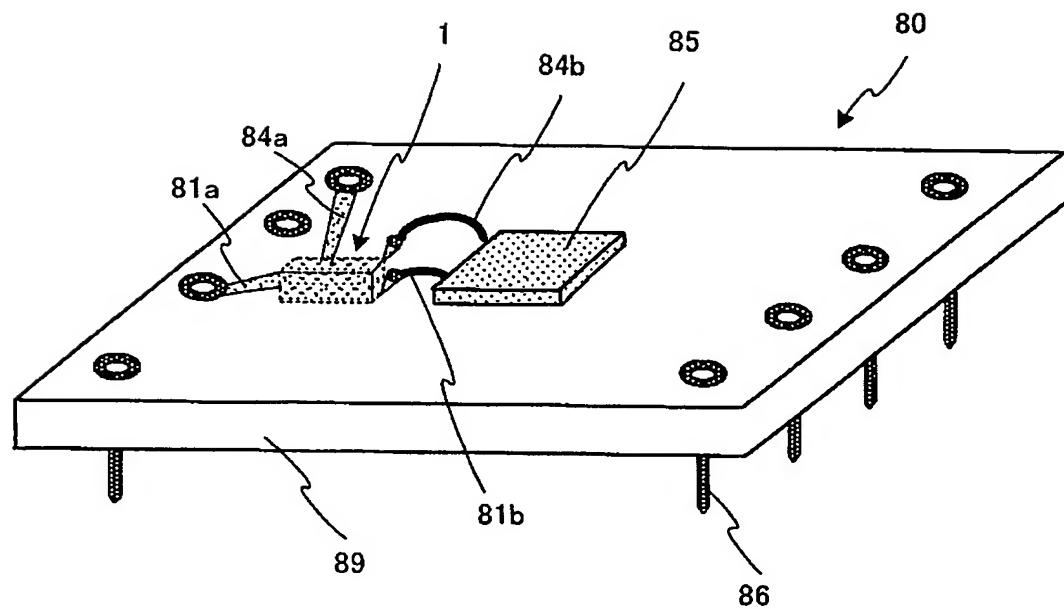
【図 11】



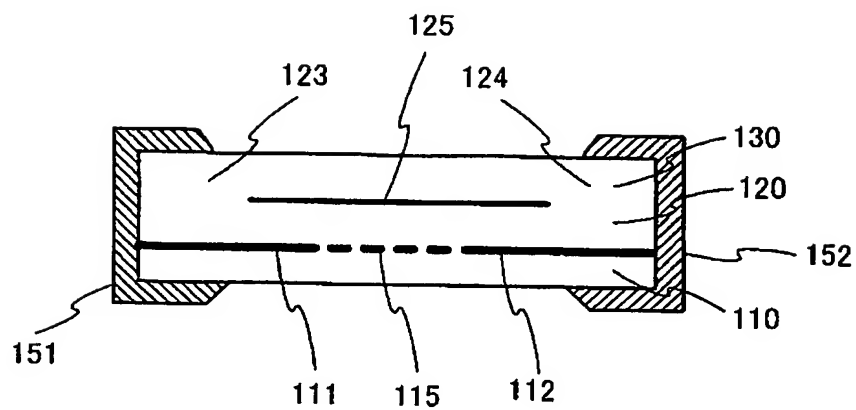
【図 12】



【図 13】



【図 14】



【書類名】 要約書**【要約】**

【課題】 印刷配線基板や半導体パッケージに設けられた電源分配回路を介して漏洩する電磁波を抑制するとともに、高速デジタル回路で励起される信号波形の劣化を防止する。

【解決手段】 表面に誘電体酸化皮膜 20 を有する細長い平板状の弁作用を有する金属 10 を備えるとともに、誘電体酸化皮膜 20 を介して導電性物質の層 30 によって弁作用金属 10 を被覆することにより、その入力端から見たサージインピーダンスを広帯域にわたって低インピーダンス化する。導電性物質の層 30 を挟んで弁作用金属 10 と対向するように、電気抵抗が小さい金属板 40 を配置すれば一層低インピーダンス化される。弁作用金属 10 の両端部は外部に突き出された陽電極引き出し端子となっている。このシールドストリップ線路型素子は、配線基板や電子回路基板にそのまま取り付けられ、あるいはリード電極を引き出して樹脂や金属ケース等で封止して用いられる。

【選択図】 図 1

特願 2002-259309

出願人履歴情報

識別番号

[000004237]

1. 変更年月日

1990年 8月29日

[変更理由]

新規登録

住 所

東京都港区芝五丁目7番1号

氏 名

日本電気株式会社